

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-269334

(43)Date of publication of application : 29.09.2000

(51)Int.Cl. H01L 21/768
 C25D 3/38
 H01L 21/28
 H01L 21/288
 H01L 21/3205

(21)Application number : 11-073934

(71)Applicant : KOBE STEEL LTD

(22)Date of filing : 18.03.1999

(72)Inventor : FUJIKAWA TAKAO
 NARUKAWA YUTAKA
 SUZUKI KOHEI
 MASUI TAKUYA

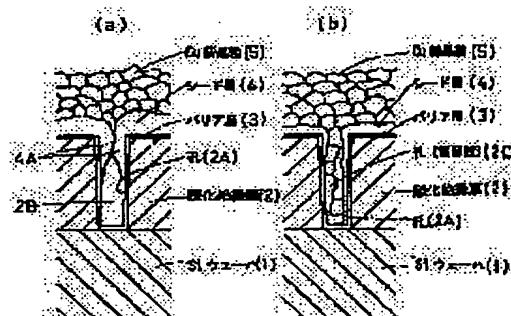
(54) METHOD FOR FORMING WIRING FILM

(57)Abstract:

PROBLEM TO BE SOLVED: To lower electric resistance with a wiring film by a method wherein, on a surface of a seed layer formed in an opening part of holes and grooves with a metal material, the wiring film is formed with copper or copper alloys composed of crystal particles, and it is heated in the gas atmosphere at high temperatures and high pressures, and the metal material is pressed into the interior of the holes and grooves for filling.

SOLUTION: A barrier layer 3 for preventing copper from diffusing to an insulation film or Si of a substrate 1 by a PVD method, and a seed layer 4 coating the barrier layer 3 with a metal of high electric conductivity are formed on the surface of an insulation film 2 containing holes and grooves 2A.

Next, a wiring film composed of minute crystal particles 5 of average particle size $0.1 \mu\text{m}$ or less of copper or copper alloys is separated and formed on the surface of the seed layer 4 by an electrolytic plating method. If the wiring film in this state is heated in the gas atmosphere at high pressures, a metal material clogging on the holes and grooves 2A is pressed with a pressure, and a void 2B vanishes to become in a sound state. Furthermore, a crystal particle growth is accelerated to obtain the wiring film of a large crystal particle size 5, so that lowering of electric resistance of the wiring film can be realized.



LEGAL STATUS

THIS PAGE BLANK (USPTO)

[Date of request for examination] 20.09.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-269334

(P 2000-269334A)

(43)公開日 平成12年9月29日(2000.9.29)

(51)Int.Cl.	識別記号	F I	テマコード (参考)
H01L 21/768		H01L 21/90	C 4K023
C25D 3/38		C25D 3/38	4M104
H01L 21/28	301	H01L 21/28	R 5F033
21/288		21/288	E
21/3205		21/88	M
審査請求 未請求 請求項の数 3 O L (全7頁)			

(21)出願番号 特願平11-73934

(22)出願日 平成11年3月18日(1999.3.18)

(71)出願人 000001199

株式会社神戸製鋼所

兵庫県神戸市中央区脇浜町1丁目3番18号

(72)発明者 藤川 隆男

兵庫県高砂市荒井町新浜2丁目3番1号

株式会社神戸製鋼所高砂製作所内

(72)発明者 成川 裕

兵庫県高砂市荒井町新浜2丁目3番1号

株式会社神戸製鋼所高砂製作所内

(74)代理人 100061745

弁理士 安田 敏雄

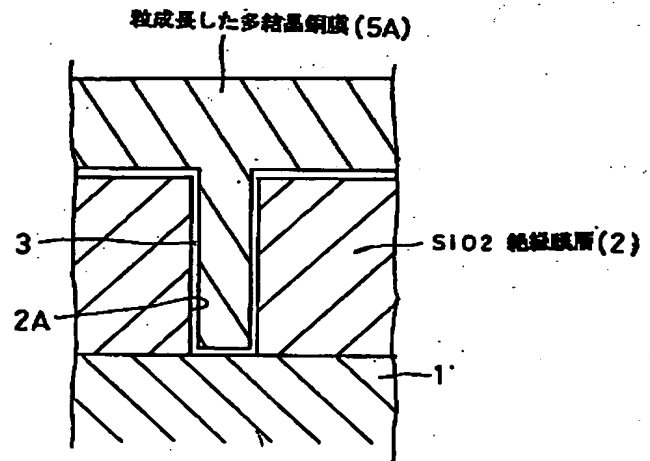
最終頁に続く

(54)【発明の名称】配線膜の形成方法

(57)【要約】

【課題】 孔・溝を気孔のない金属材料で埋込み処理して健全な配線膜を形成する。

【解決手段】 孔・溝2Aを有する絶縁膜2にバリア層3を形成し、この表面にPVD法によってシード層4を形成すると共にメッキ法によって配線膜5Aを積み重ね、これを高温高压ガス雰囲気下で熱処理する。



【特許請求の範囲】

【請求項1】 孔・溝が形成された絶縁膜を有する基板の当該絶縁膜の表面を、銅または銅合金の金属材料で被膜することにより、前記孔・溝の内部に該金属材料を押込んで充填して配線膜を形成する方法であって、前記孔・溝を含む絶縁膜の表面にバリア層を形成した後、PVD法によって前記孔・溝の開口部をブリッジングして閉塞するように前記金属材料によるシード層を形成し、該シード層の表面に、結晶粒子からなる銅または銅合金の金属材料をメッキ法によって析出して配線膜を形成し、その後、高温高压のガス雰囲気下で熱処理して前記孔・溝の内部に前記金属材料を押込んで充填することを特徴とする配線膜の成形方法。

【請求項2】 PVD法によるシード層の形成は、室温近傍でかつターゲットと基板の距離を20～100mmとして行うことを特徴とする請求項1に記載の配線膜の形成方法。

【請求項3】 前記配線膜の金属材料は、平均結晶粒子径が0.1μm以下の微細結晶粒子からなることを特徴とする請求項1又は2に記載の配線膜の形成方法。

【発明の詳細な説明】

【00001】

【発明の属する技術分野】本発明は、ULSIに代表される半導体の製造工程における配線膜の形成に関するものであり、とくに、メッキ法により銅または銅合金配線材料被膜を形成して、さらにこれを高圧高温のガス雰囲気下で熱処理することにより、接続部の孔（穴）や配線溝を配線膜材料で充填するとともに、良好な密着性を得る方法に関するものである。

【00002】

【従来の技術】特許第2660040号公報（登録：平成9年6月6日）には、「スパッタリング法、CVD法、真空蒸着法等の真空薄膜形成法により、凹状部を有する基板上に金属薄膜を形成する工程と、基板上に形成された金属薄膜全体を加熱して流動化させる工程と、流動化した金属薄膜の金属を気体で加圧して、凹状部内に金属薄膜の金属を凹状部内で空洞の発生しないように埋め込む工程とを含むことを特徴とする真空成膜方法」が開示されている。

【00003】また、特開平7-193063号公報には、「物品の処理方法であって、該物品は表面を有し、該表面は表面内に少なくとも一つの凹部を有する物品の処理方法において、該表面の少なくとも一部の上に層を形成することを含み、該層は該凹部の上方を延びており、更に、該物品および該層を、該層の一部が該凹部を埋めるように変形せしめられるのに十分な高い圧力および高い温度にさらすことを含む、物品の処理方法」が開示されている。本公知資料には、該物品が半導体ウェーハで、該凹部が半導体ウェーハに形成された穴、溝およびビア等で、該層がアルミなどの金属からなることが記載されて

いる。また、該層がアルミニウムの場合には温度として350～650℃、圧力3,000psi以上で加圧にはガスも使用できること、穴あるいは溝の上に形成される層の厚さは少なくとも穴の幅と等しい厚さが必要なことが、開示されている。さらに、半導体ウェーハ自体は複数個の特性の異なった層を含んでいる場合であっても、これを形成するために複数の段階を含む製造プロセスの結果として製造が可能であることが記載されている。

【00004】このように、これらの公知技術には、主として半導体の配線膜の導電性改善のために前記の穴や溝に形成された空隙を埋める方法として、高温下で高い圧力により押しつぶす、もしくは流入させることが効果的であることが示されている。しかし、これら公知の資料に示されたAl配線膜は、配線材料として、今後のULSIの微細化に伴なって要求されている、対EM（Electron Migration）性や、低電気抵抗化の点で限界にきている。最近では、これらの点でAlに勝るとされているCuに期待が寄せられているが、Cuについては、成膜の条件、成膜後の膜組織がAlと大きく異なることもあり、前記の従来技術を同じように適用しても同等の結果は得られない。

【00005】とくに銅配線膜については、Al配線膜のようにPVD法で配線膜を形成した後エッチングにより加工するということが困難であることから、絶縁膜に溝を形成しておいてここに銅配線膜材料を充填してこれを研磨により削りとって配線を形成するという方法が採用されつつある。また、この場合、コスト、生産性の観点で電解メッキ法が有利とされており、多くの半導体メーカーがこの技術の確立に注力している。さらに、電解メッキ法の利点は、電解メッキが室温近傍で行われる低温プロセスであり、配線膜材料の低抵抗化とならんで重要視されている絶縁膜材料の低誘電率化の問題に関して、有力候補とされる耐熱性350～380℃の有機系材料との組み合わせが可能なことである。

【00006】本発明者らは、これら公知技術を銅系の配線膜、とくに電解メッキ法により形成された銅配線膜に適用して実験等により検討した結果、いくつかの問題点のあることを見出し、本発明に至ったものである。

【00007】

【発明が解決しようとする課題】まず、第1の問題（課題）は、電解メッキ法により形成された銅配線膜は、結晶粒子が小さくてかつこれを放置しておくで室温下であっても結晶粒成長が生じ、これに伴って電気抵抗が低下するが、安定性に欠けることである。これを安定化させるには300～380℃の温度でアニール処理をすることが必要なことである。また、第2の問題（課題）は、このアニール処理時に、結晶粒子の間の微細気孔が凝集して大きなポイドを形成して、折角の配線構造に断線部分が発生することが多いことである。

【00008】また、第3の問題（課題）は、半導体基板

の全面積に亘ってコンタクトホール等の孔や溝が銅のみで充填されておれば問題はないが、往々にして電解液が孔の中に残留し、このアニール処理時に電解液中の水が沸騰して銅配線膜を破損してしまうこと、また、この破損粉がパーティクルという粉塵を発生することである。さらに、本発明者らは、このようにして電解メッキ法で成膜されたCu配線膜が形成されたSi基板を高温高压ガス雰囲気下で処理を行う従来技術に示されたのと類似の方法を適用したところ、350℃程度の比較的低温で、また、120MPa程度の圧力下で、大きなボイドは消滅するものの、孔の中の残留メッキ液に起因する球状の気孔等が残りやすいことを見出した。この球状の気孔等の発生を抑制するには、高温高压ガス雰囲気下での処理時の温度を450℃以上に上げるか、保持時間を2時間以上のように長時間とせざるを得ないことを見出した。

【0009】一方、本発明者らは、PVD法のみによって成膜したCu配線膜について、高温高压ガス雰囲気下での処理を行ったところ、コンタクトホールやビアホールが無気孔状態になるように埋め込むには、孔の大きさとCu膜の厚さにも依存するが、450℃以上の温度で200MPa以上の圧力が必要であることを見出した。さらに、この高温高压処理条件における温度圧力がメッキCu膜とPVD-Cu膜で大きく異なることについての差異について検討を行い、メッキCuの場合にはメッキ過程で不可避免的に混入する水素がCu元素の低温での拡散現象を促進するらしいことを見出した。

【0010】本発明者らは、このような電解メッキ法により形成された銅配線膜とPVD法により形成された銅配線膜の違いに着目して、品質を確保しかつ信頼性と歩留まりを向上することを目的として、すなわち、上記の問題点を解消することを目的として、PVD法と電解メッキ法を組み合わせることにより形成された銅配線膜を高温高压ガス雰囲気下で処理する方法について、実験検討を行った結果、本発明に至ったものである。

【0011】

【課題を解決するための手段】本発明は、孔・溝が形成された絶縁膜を有する基板の当該絶縁膜の表面を、銅または銅合金の金属材料で被膜することにより、前記孔・溝の内部に該金属材料を押込んで充填して配線膜を形成する方法であって前述の目的を達成するために、次の技術的手段を講じている。すなわち、請求項1に係る本発明は、前記孔・溝を含む絶縁膜の表面にバリア層を形成した後、PVD法によって前記孔・溝の開口部をブリッジングして閉塞するように前記金属材料によるシード層を形成し、該シード層の表面に、結晶粒子からなる銅または銅合金の金属材料をメッキ法によって析出して配線膜を形成し、その後、高温高压のガス雰囲気下で熱処理して前記孔・溝の内部に前記金属材料を押込んで充填することを特徴とするものである。また、請求項2に係る本発明は、PVD法によるシード層の形成は、室温近傍

でかつターゲットと基板の距離を20～100mmとして行うことを特徴とするものである。

【0012】更に、請求項3に係る本発明は、前述した請求項1又は2において、前記配線膜の金属材料は、平均結晶粒子径が0.1μm以下の微細結晶粒子からなることを特徴とするものである。このように、平均結晶粒子を0.1μm以下の微細結晶粒子とすることにより、超塑性現象の発現が顕著となり、より低圧・低温での無気孔化が達成できる。

10 【0013】

【発明の実施の形態】以下に、図を参照しつつ、本発明の実施形態とその作用について説明する。図1は、電解メッキ法により成膜を行った場合の代表的な組織の例を示したものであり、図1(a)(b)において、1はSiウエーハで例示する半導体基板であり、孔・溝2Aが形成された酸化絶縁膜(絶縁層)2を有している。本発明では、まず、CVD法もしくはスパッタリングなどのPVD法により、銅が絶縁膜2や基板1のSiへ拡散するのを防止するバリア層3を孔・溝2Aを含む絶縁膜2の表面に形成する。このバリア層3の材質としては、TiN、Ta₂N₃、WNなどの窒化物系のものが拡散防止効果が大きく推奨される。電解メッキを行うためには、このバリア層3の表面をもっと電気伝導度の高い金属で覆ってシード層4と呼ばれる層を形成する必要があり、通常は配線膜5と同じ銅若しくは銅合金の金属材料が用いられている。このシード層4の形成方法にもCVD法とPVD法があるが、密着性、コンタミネーション、コストの観点から、PVD法(通常は孔2Aの内部にもシード層4を形成するためロングスロースパッタリング法)が用いられる。この上に、すなわち、シード層4の表面に銅若しくは銅合金の金属材料の結晶粒子、望ましくは、平均粒子径が0.1μm以下の微細結晶粒子からなる配線膜5が電解メッキ法によって析出して形成される。

30

【0014】ところで、シード層4形成にもちいられるロングスロースパッタリング法では、素材となる銅は基板1と対向して配置された円板状のターゲットから供給されるが、スパッタリング時には、その幾何学的な配置の関係から、円形の基板の中央部では、厚めに銅膜が付着する傾向が強く、少し厚く付与されると、図1(a)に示すように、シード層4が孔2Aの開口部でブリッジングして孔2Aの開口部を塞いでしまっ、すなわちオーバーハングしてしまっ、内部に空洞2Bが残ってしまう。このような空洞2Bをセンターボイドと称することが多い。この場合、本図のようにシード層4が極端にオーバーハングしてしまうとメッキ液が孔2Aの内部に滲入しなくなる。通常のメッキのみの場合にはこのような状態は当然配線膜5(結晶粒)として機能しない。

40

【0015】また、これを回避するためにシード層4を薄めに成膜すると、円板状の基板の外周部近傍では、図1(b)に示したように、孔2Aの中心に近い側の壁面

50

には十分にシード層4が付着せず、電解メッキを行った後、このシード層4の切除した部分はボイド2Cとなるばかりか、この中に電解液が残留してしまうという傾向がある。このようなボイド2Cは、基板1のエッジ近傍でみられることからエッジボイドと称されることが多い。図1(a)の状態の配線膜5は、高圧ガス雰囲気下で加熱処理を行うと圧力により、図2に示したように、孔2Aの上を塞いでいる金属材料が押し込まれてボイド(空洞)2Bは消滅して健全な状態となると同時に、結晶粒成長が促進されて、一般に大気圧下で熱処理した配線膜と比較して大きな結晶粒径の配線膜5Aを得ることができ、低電気抵抗化の観点からも好ましい膜を得ることができる。

【0016】図1(b)に示したような状態の場合には、大気圧下でアニール処理を行うと、前述のように、ボイド2Cの中のメッキ液、とくに水分が沸騰して覆っている配線膜(結晶粒)5を破損してしまう。破損した銅配線材料がいわゆるパーティクルとなって基板1を汚染することは前記の通りである。高温高圧ガス雰囲気下での熱処理によりこのようなボイド2Cも消滅させることが可能ではあるが、残留メッキ液を系外へ排出するために、高温高圧処理時の温度を上げる、もしくは保持時間を数時間のように長くしなければならないという問題があることは前述の通りである。

【0017】本発明では、積極的に図1(a)のような状態を形成するとともに、すなわち、バリア層3を形成し、この上に孔・溝2Aの開口部をブリッジングして閉塞するようにシード層4をPVD法によって形成し、このシード層4を、次工程のメッキ法による成膜を行ったときに水素に富んだ状態にできることを利用するものである。すなわち、PVD法のみで形成された配線膜では前述のように、450℃以上、200MPa以上の温度圧力でなければ、孔2Aへの埋め込みが不可能であるが、図1(a)のようなPVD法によるシード層4を下に(先に)形成して、さらにメッキ法により銅層(配線膜)5を積上げることにより、PVD法により形成されたシード層4への水素の注入効果が発生するのでPVD法により形成されたシード層4の拡散変形が容易となり、PVD法の欠点を補え結果として、低い温度圧力で、かつ数分という短時間の高温高圧ガス雰囲気下での処理で完全な埋め込みを実現できる。PVD法により形成するシード層4の厚さは、前述の説明のように孔2Aの開口部をブリッジングして塞ぐことができる厚さであれば良い。すなわち、ターゲットとSi基板1の距離が20~100mm程度のPVD(スパッタリング)装置を用いる場合、孔2Aの直径に対して1倍以上あれば、充分である。また、スパッタリングは室温近傍の方が、短時間でかつ微細な銅層を形成できることから推奨される。

【0018】メッキによる銅若しくは銅合金の金属材料よりなる結晶粒層(配線膜)5の形成厚さは、下の(先

に)PVDにより形成されたシード層4とトータルで孔2Aの直径の2~5倍が適当である。あまり厚く付与してしまうと、高温高圧ガス雰囲気下での処理後、CMP法(Chemical Mechanical Polishing)により取り除く銅層の量が多くなって不経済である。さらに、本発明の適用にあたっては、バリア層3の材質や形成方法、メッキ法の場合にはシード層4の形成方法なども多に関係しており、これらへの配慮も重要である。とくにバリア層3は完全であることが必要であり、図1(b)のシード層4のように孔2Aの壁面に付着していない部分が生じたりしては、本発明を適用しても健全な配線構造は得られない。理想的には銅とは反応せず、かつ親和性が良好なものが良いがなかなか無いのが実状である。TiN, TaN, WNがその中でも推奨される材料である。方法としては、薄くかつ狭い穴の中であっても均一な厚さでの成膜が可能なCVD法が好ましい。

【0019】本発明によるもう一つの利点は、PVD法により形成されたシード層4がSi基板1上で(111)配向しやすいことである。このように(111)配向していることが、電気抵抗の低減と、対エレクトロマイグレーション性の観点から好ましいことが知られており、このような選択配向したシード層4を形成しやすい本発明におけるPVD法とこの上への配線膜5の形成をメッキ法とする組み合わせは、信頼性に大きな影響を与えるエレクトロマイグレーションに対する特性改善の観点から理想的といえる。

【0020】また、今後微細化が進み、とくに、これまで述べてきたコンタクトホールやビアホールの直径は、0.15μmから0.1μmにまで小さくなることが予測されている。ターゲットとSi基板1の距離を200mm以上のように長くすることで指向性を高めたロングスロースパッタリング法を用いても、細くて深い孔の中に銅を埋めることは困難とされており、また、メッキ法の場合も銅シード層をPVD法かCVD法で付与しなければ成膜できず、細い孔でも充填可能なCVD法により銅シード層を付与してメッキする方法が検討されているが、CVD法による銅膜は密着性に乏しいことから、技術的な問題が多い。

【0021】本発明は、PVD法(スパッタリング法)によるシード層4にバリア層3が形成された孔2Aをブリッジング4Aさせることが特徴であり、孔2Aの直径が小さければ小さいほど、ブリッジングが容易になるというPVD法の特徴を、逆に利用できる。すなわち、本発明は今後の孔2Aの微細化に対して非常に有利であるという特徴を持っている。さらに本発明による高圧ガス雰囲気下での処理は、高圧力による圧縮効果により、配線膜5自体と基板1との密着性、すなわちバリア層3や絶縁膜2の密着性も改善される等が判明しており、信頼性の向上にも非常に好ましい結果が得られている。

【0022】なお、以上の説明における高圧ガス雰囲気

10

20

30

40

50

下での熱処理の条件や雰囲気については、下記のようなものが代表的である。使用するガスは、Arなどの不活性ガスの使用が推奨される。基本的にSi基板1や配線膜5材料を酸化させたり、変質させたりしない雰囲気を形成できれば特に制約はない。また、圧力については、埋込の機能や表面拡散の促進効果のみからは高ければ高い程効果があるが、前述のように高圧になればなるほど装置が大掛かりすなわち高価になり、使用するガス量も多量となるので経済性の観点から好ましくない。30Mpa以上の圧力であれば本発明でいう作用は発言される。装 10

置価格の観点からは200Mpa以下、好ましくは120Mpa以下が推奨される。熱処理の温度については、圧力にも依存し、圧力を高くすれば低い温度でも効果が得られるが、上記の範囲の圧力の場合には350～470℃が推奨される。

【0023】

【実施例】以下に、実施例を参照しつつ、本発明をさらに詳細に説明する。

【0024】

【表1】

実施例	穴・溝の寸法等			成膜条件等			アニール処理条件			処理結果	固体抵抗率 $\mu\Omega\text{cm}$	備考
	穴径 (μm)	穴幅 (μm)	穴深さ (μm)	AR	バリア層	シード層	圧力 (Mpa)	温度 (°C)	時間 (min)			
実施例1	0.25	なし	1	4	TiN(CVD)	PVD 300nm	100	380	5	◎	～1.8	
実施例2	0.25	0.4	1	4	TiN(CVD)	PVD 400nm	100	380	5	◎	～1.8	
実施例3	0.15	なし	1	8.7	TiN(CVD)	PVD 200nm	120	350	5	◎	～1.8	
実施例4	0.4	なし	2.4	8	TaN(PVD)	PVD 500nm	120	350	5	◎	1.82	
比較例1	0.25	0.4	1	4	TiN(CVD)	PVD 300nm	大気圧	380	5	×		電解メッキ後の処理で比較例1に同じ。 アニール後もボイドはそのままであった。
比較例2	0.25	0.4	1	4	TiN(CVD)	PVD 400nm	大気圧	380	5	×		エッジ部の配線膜の層への飛散が十分。途中にボイド発生あり。
比較例3-A	0.15	なし	1	8.7	TiN(CVD)	PVD (LIS) 400nm	120	350	5	△		中央部は埋め込みできていたが、周辺部については埋め込みできていないものの孔の底面と壁面との境界が良好にあり。
比較例3-B	0.15	なし	1	8.7	TiN(CVD)	PVD のみ 700nm	120	350	5	×		孔の中への埋め込みは全くできず。
比較例4	0.4	なし	2.4	8	TaN(PVD)	PVD (LIS) 500nm	120	350	5	△		Si基板の中央部までは埋め込みできていたが、周辺部は空洞発生あり。

【0025】表1は、配線膜材料にCuを用いて、直径200nmのSiウェーハ上に形成されたコンタクトホール、もしくはダマシン法による配線溝の上に配線膜を形成した後、高圧ガス圧力を利用した加圧埋込処理を行うことにより配線膜を製造する実験を行った結果を示したものと

である。表中A.R.(Aspect Ratio)はコンタクトホールの深さと穴径の比を示す。また、埋込結果の欄に示した記号は、◎がコンタクトホールが完全に配線膜材料で埋め込まれて気孔が残存していなかったことを、×は気孔が残存していたことを、また、△は一部のコンタクトホー

ルが全く埋まっていない、もしくは、特定のコンタクトホールについて完全に埋め込みができておらず、内部に気孔は残存しており、信頼性の観点から生産に使用できる状態でないことを示す。

【0026】加圧埋込処理時のガスには、アルゴンを、装置には、最高圧力200MPa、最高処理温度1000°CのHIP装置を用いた。実施例1および比較例1は、直径0.25 μm 、A.R.=4のコンタクトホールの形成されたSiウェーハにCVD法によりTiNバリア層を5~10nmのオーダで付与した後、ターゲットとSi基板の距離が約40mmのスパッタリング法により銅シード膜層を300nm付与して、純銅配線膜を電気メッキ法により厚さ約1 μm で形成して、高温高圧ガス雰囲気下と大気圧下で熱処理を行って比較したものである。

【0027】メッキ後の銅配線膜粒子の径は、いずれの場合も0.1 μm 以下でとくに20~30nm以下の細かな粒子が多い組織であった。銅シード層を300nmと厚めに付与したため、基板の全面の孔における開口部で銅シード層がオーバハングしていた。熱処理時の圧力は実施例1ではアルゴンで100MPa、比較例1-Aでは大気圧(0.1MPa)とした。両者の比較から、本発明による実施例1では完全な埋め込みが実現されたのに対して、大気圧下で処理した比較例1では、孔はほとんどとのままで、全く埋め込みがされていないかった。

【0028】実施例2および比較例2は、幅0.45 μm 、深さ0.4 μm (A.R.=1)の溝に0.25 μm 深さ約0.6 μm の孔が形成されたいわゆるダマシン構造に適用したものである。ターゲットとSi基板の間の距離を100mmと少し長が目としたPVD装置を用いて、バリア層の上に厚さ300nm銅シード膜を形成した。次いで、600nmの厚さで銅メッキ成膜した。Si基板の周辺部の孔もブリッジングによる開口部は閉塞状態であることが確認された。なお、溝部については、凹みが観察された。このサンプルを高圧ガス雰囲気下で熱処理を行った実施例2では、Si基板の中央部はもちろん周辺部でも孔は完全に銅で充填されており、周辺部の溝についても、いわゆる高圧リフロー現象により、溝内部が完全に銅で充填され、かつ表面の平坦度も非常に良好であった。一方、大気圧下で熱処理した比較例2では、埋め込みが不完全で溝部については、一部表面近くで閉塞内部に孔が発生している部分も散見され、溝の面の凹凸も実施例2と比較して多い状態であった。

【0029】実施例3および比較例3-A 比較例3-Bは、孔の直径0.15 μm と極めて細く、かつ深さも1 μm という大アスペクト比(6.7)の孔に適用した例である。すべてのサンプルについて、同じ条件でCVD法によりTiNのバリア層を形成した。その後、実施例3では、銅シード層はスパッタリングターゲットとSi基板の距離約40mmのスパッタリング装置で200nm付与した。この状態で完全なブリッジングを生じてしまう状態であった。ま

た、比較例3-Aでは、ロングスローのスパッタリングにより銅シード層を30nm付与した。また、比較例3-Bでは、全厚さ700nmをロングスローのスパッタリング法で付与した。ついで、実施例3と比較例3-Aについては、電解メッキ法により500nmおよび700nmの銅層を付与した。厚さロングスローのスパッタリング法を用いて銅シード層を付与した比較例3-A、全厚さを同方法で付与した比較例3-Bともに、孔の奥の側壁には銅は付着しておらず、とくに基板のエッジ部では孔の側壁はもちろん底部にもボイドがのこっている状況であった。

【0030】実施例3では、このような深孔でも健全な埋込処理が可能なが確認された。比較例3-Aでは埋め込みはされていたが、孔の底部にメッキ液の添加成分に起因すると思われる異物の析出が観察された。また、比較例3-Bでは、実施例3と同じ高温高圧処理条件で処理をおこなったにもかかわらず、全く埋め込みができていない状態であった。この結果から、実施例3ではPVD銅シード層にもメッキ処理にともなって水素の混入が生じて、350°Cという温度でも埋め込みができたものと判断された。

【0031】実施例4および比較例4は、比較的大きな直径で深いコンタクトホールに適用したものである。バリア層の上にPVD法により付与した銅シード層の厚さが孔の直径の1.25倍の実施例4では、本発明によりSi基板全面に亘って完全な埋め込みができていたが、銅シード層の厚さが孔の直径より若干小さい(約0.9倍)比較例4では中央部では埋め込みができていたものの、周辺部では微細なメッキ液に起因すると思われる残留気孔が散見された。

【0032】

【発明の効果】以上述べたように、本発明により、今後、ますます微細化と多層化が進むULSI半導体の製造において大きな課題となりつつある配線膜による低電気抵抗化が可能となること、とくに生産コストおよび低誘電率膜との組合わせの観点から、工業的に主流の銅配線膜形成方法とされている電解メッキ法における電解液に起因する配線膜の剥離を防止することが可能になり、信頼性向上、歩留まり向上の観点から大きな効果が期待される。とくに今後急速に進行すると予測されるULSIの微細化に関して、微細な孔の金属配線膜材料による充填に向けた本発明は、工業生産の観点から、寄与するところは非常に大きい。

【図面の簡単な説明】

【図1】(a)(b)はメッキ法により成膜を行った代表的な組織の2例を示す模式図である。

【図2】図1(a)(b)を熱処理した配線膜を示している。

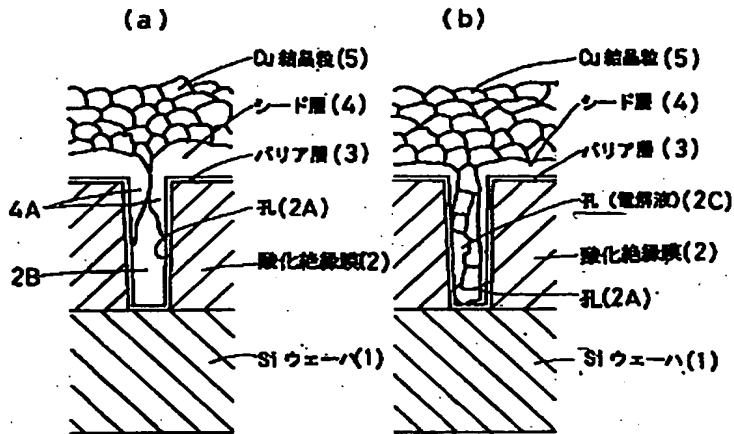
【符号の説明】

- 1 基板
- 2 絶縁膜

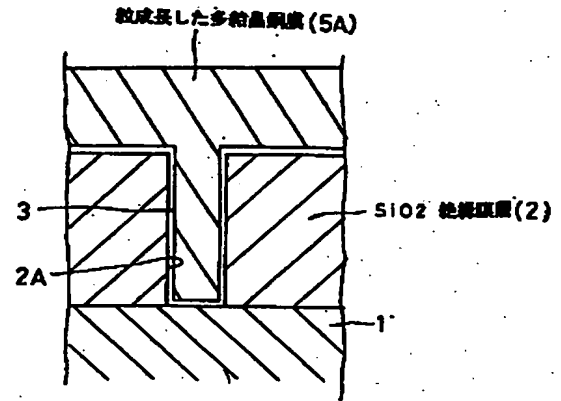
2A 孔・溝
3 バリア層

4 シード層
5 配線膜

【図1】



【図2】



フロントページの続き

(72)発明者 鈴木 康平

兵庫県神戸市西区高塚台 1 丁目 5 番 5 号

株式会社神戸製鋼所神戸総合技術研究所内

(72)発明者 増井 卓也

兵庫県神戸市西区高塚台 1 丁目 5 番 5 号

株式会社神戸製鋼所神戸総合技術研究所内

F ターム(参考) 4K023 AA19 AB38

4M104 AA01 BB04 BB30 BB32 BB33

BB37 CC01 DD33 DD37 DD43

DD52 DD78 FF18 FF22

5F033 HH11 HH12 HH21 HH32 HH33

HH34 JJ11 JJ12 JJ21 JJ32

JJ33 JJ34 LL07 LL08 MM01

MM08 MM12 MM13 NN06 NN07

PP06 PP14 PP15 PP21 PP27

QQ73 QQ75 QQ86 WW01 XX03

XX10 XX34

THIS PAGE BLANK (USPTO)